

This Page Is Inserted by IFW Operations
and is not a part of the Official Record

BEST AVAILABLE IMAGES

Defective images within this document are accurate representations of the original documents submitted by the applicant.

Defects in the images may include (but are not limited to):

- BLACK BORDERS
- TEXT CUT OFF AT TOP, BOTTOM OR SIDES
- FADED TEXT
- ILLEGIBLE TEXT
- SKEWED/SLANTED IMAGES
- COLORED PHOTOS
- BLACK OR VERY BLACK AND WHITE DARK PHOTOS
- GRAY SCALE DOCUMENTS

IMAGES ARE BEST AVAILABLE COPY.

**As rescanning documents *will not* correct images,
please do not report the images to the
Image Problem Mailbox.**

(64) EEPROM ACCESS METHOD

(11) 63-183700 (A) (43) 29.7.1988 (19) JP

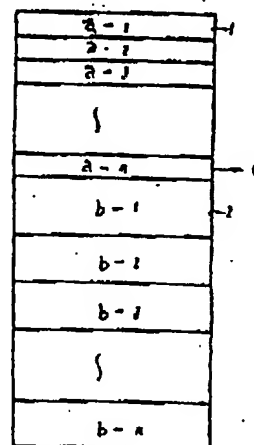
(21) Appl. No. 62-15703 (22) 26.1.1987

(71) MITSUBISHI ELECTRIC CORP (72) KAZUO ISHIKAWA

(51) Int. Cl. G11C17/00

PURPOSE: To extend a service life by executing write by other counter whose number of times of write does not exceed a prescribed value, when the number of times of write of one counter exceeds the prescribed value, and generating a service life notice signal, when all the counters reach the prescribed value.

CONSTITUTION: First of all, counters 1~(n) are set to "0". When a write request is received, the contents of a write counter 1 are added by "1" to a data area 1. After counting-up, the counter 2 is used, and in the end, when the counter (n) has counted the prescribed number of times, it is informed to the outside as a service life of an EEPROM. According to this constitution, a service life of a conventional EEPROM can be extended to (n) times.



a: counter. b: data area. c: output (service life advance notice)

⑩ 日本国特許庁(JP)

⑪ 特許出願公開

⑫ 公開特許公報(A)

昭63-183700

⑬ Int.Cl.⁴

G 11 C 17/00

識別記号

3 0 9

庁内整理番号

Z-7341-5B

⑭ 公開 昭和63年(1988)7月29日

審査請求 未請求 発明の数 1 (全3頁)

⑮ 発明の名称 EEPROMアクセス方法

⑯ 特 願 昭62-15703

⑰ 出 願 昭62(1987)1月26日

⑱ 発 明 者 石 川 和 男 兵庫県神戸市兵庫区浜山通6丁目1番2号 三菱電機コン
トロールソフトウェア株式会社内

⑲ 出 願 人 三菱電機株式会社 東京都千代田区丸の内2丁目2番3号

⑳ 代 理 人 弁理士 大岩 増雄 外2名

明 細 書

1. 発明の名称

EEPROMアクセス方法

2. 特許請求の範囲

EEPROMをアクセスする場合において、データを書き込むアドレスと、そのアドレスへの書き込み回数を管理する各データエリアに対応したカウンタを備え、このカウンタで各アドレスの書き込み回数をカウントし、このカウンタ値が所定値に達すると、規定値に達したカウンタは書き込みを停止し、上記の全てのカウンタが上記規定値に達すると、寿命予告信号を発生するようにしたことを特徴とするEEPROMアクセス方法。

3. 発明の詳細な説明

〔産業上の利用分野〕

この発明は、情報処理装置、情報伝送装置等におけるEEPROMアクセス方法に關するものである。

〔従来の技術〕

第1図は、従来のEEPROMアクセス方法を示す図であり、EEPROMすべてがデータエリアで、データ1、データ2、---データnと各アドレスにそれぞれ内容の異なるデータが書き込まれる。

次に動作について説明する。

データの書き込み要求があれば、該当するアドレスに何度でも、データを書き込んでいく。

〔発明が解決しようとする問題点〕

従来のEEPROMアクセス方法は、以上のよう構成されているので、書き込み要求があれば同一アドレスに何度でも書き込む。

EEPROMは例えば日立ICメモリデータブック(昭和51年3月発行)P546によると、同一アドレスに書き込むことのできる回数が比較的短かく、消去/書き込み回数1万回となつてゐる。このように一つのアドレスでこの回数をこえると、EEPROM全体の寿命となつてしまふ問題点があり、また、EEPROMの寿命を管理することは困難であつた。

この発明は、上記のような問題を解消するためになされたもので、EEPROMの寿命をのばすことのできるEEPROMアクセス方法である。

〔問題点を解決するための手段〕

この発明に係るEEPROMアクセス方法はデータを書き込むアドレスと、そのアドレスへの書き込み回数とを管理する各データエリアに対応したカウンタを備えたものである。

〔作用〕

この発明によるEEPROM方法はEEPROM内部のカウンタにより管理され、一つのカウンタで書き込み回数が規定値をこえると、他の規定値をこえないカウンタで書き込みを行いすべてのカウンタが規定値に達すると寿命予告信号を発生する。

〔発明の実施例〕

以下、この発明の一実施例について説明する。第1図において11は、データをどのエリアへ書き込むべきか、又、そのエリアに何回書き込む

べきか、このカウンタのアドレスに対応したデータエリアに書き込みこのカウンタが規定回数に達したら、このカウンタ以外のカウンタを使用しすべてのカウンタが規定回数に達したら寿命とみなして寿命予告の信号を発生するようにしてもよい。

〔発明の効果〕

以上のように、この発明によれば、データの書き込み回数をカウンタにより管理し、書き込むべきデータエリアを次々と変えることによりEEPROMの容量が、従来の方式の n 倍あれば寿命を n 倍のばすことができ、また、寿命の外部出力が可能となる。

4. 図面の簡単な説明

第1図は、この発明の一実施例によるEEPROMの内部データ構造、第2図はこの発明の一実施例のフローチャート、第3図は従来のEEPROMアクセス方法における、EEPROMの内部データ構造である。

第4図において、11は特定データエリアへのデ

ータを管理するためのカウンタである。11は実際にデータを書き込むべきデータエリアである。データエリア1からデータエリア n までの内部に格納されるデータは、従来の方式でのデータ1からデータ n に対応するものである。

第2図はこの動作のフローチャートである。

次に動作について説明する。

イニシャル処理として、第1図11のカウンタ1からカウンタ n までを0にセットする。

書き込み要求があれば、データエリア1にデータを書き込み、カウンタ1の内容を+1する。

この動作により、データカウンタ1が規定回数までカウントアップされた場合次の書き込み要求からは、カウンタ2を使用し、データエリア1にデータを書き込みカウンタ2の内容を+1する。この動作を繰り返し、カウンタ n が規定回数カウントされた時、このEEPROMは寿命とみなして、外部へ出力し寿命があることを知らせる。

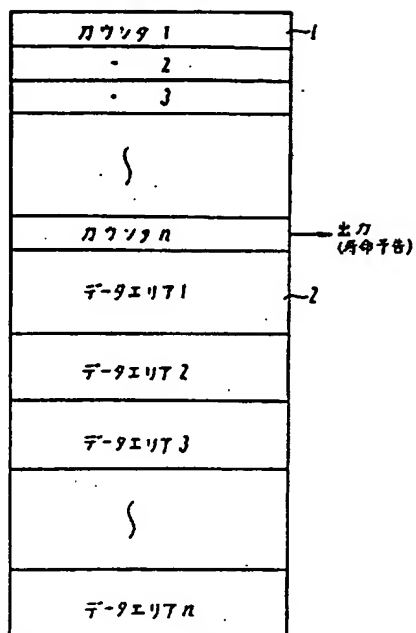
また、カウンタ1～ n の内任意のカウンタを

データの書き込み回数を示すカウンタ、11はデータが書き込まれるエリアである。

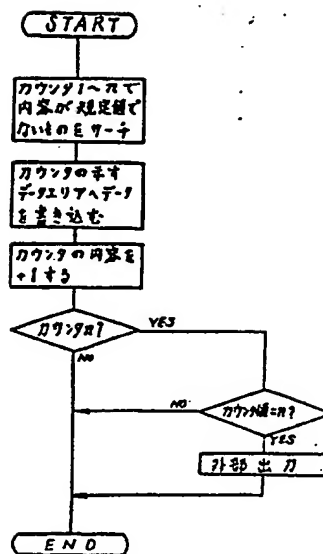
なお、図中、同一符号は、同一、又は相当部分を示す。

代理人 大 岩 増 雄

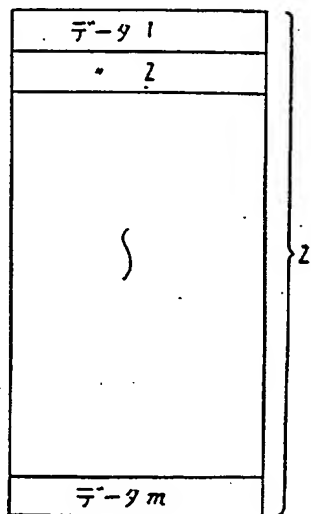
第1図



第2図



第3図





POLYGLOT INTERNATIONAL

Global Management of Language-Related Projects

340 Brannan Street, Fifth Floor
San Francisco, CA 94107 • USA

Tel (415) 512-8800

FAX (415) 512-8982

TRANSLATION FROM JAPANESE

- (19) JAPANESE PATENT OFFICE (JP)
- (11) Japanese Laid-Open Patent Application (Kokai) No. 59-162695
- (12) Official Gazette for Laid-Open Patent Applications (A)

(51) Int. Cl.³: Classification Symbols: Internal Office Registration Nos.:
G 11 C 17/00 101 6549-5B

(43) Laying-Open Date: September 13, 1984
Request for Examination: Not yet submitted
Number of Inventions: 1
(Total of 2 pages [in original])

(54) Title of the Invention: Storage Device

- (21) Application No. 58-36964
 - (22) Filing Date: March 7, 1983
 - (72) Inventor: Toshio Ninomiya
 - (72) Inventor: Sadanobu Ikeda
 - (71) Applicant: NEC Corp.
 - (74) Agent: Susumu Uchihara, Patent Attorney
-

SPECIFICATION

1. Title of the Invention

Storage Device

2. Claims

A storage device, characterized by the provision of an area in which the number of writes to a specific address of a nonvolatile memory is stored.

3. Detailed Description of the Invention

The present invention relates to a storage device having a nonvolatile semiconductor memory.

With this type of nonvolatile semiconductor memory, which is electrically readable and writable and retains its contents even if its power source is cut off, the number of writes to the memory is about 10^3 to 10^5 times.* Unlike with a conventional ultraviolet erasure system, the contents of the memory can be erased electrically, so the rewriting of the contents can be performed with the memory installed in the device and the power still on. As a result, this type of memory has come to be used in applications where frequent rewriting is required.

Applications such as this require that the contents be secured by constant confirmation as to whether the written information is correct.

Therefore, an object of the present invention is to offer a storage device with which the reliability of the memory contents can be secured easily by means of management of the number of writes to the nonvolatile memory.

The present invention is a storage device, characterized by the fact that the number of writes up to a certain point in time to a specific address in an electrically erasable and writable nonvolatile memory is stored, and the number of writes is confirmed every time information is written.

The present invention will now be described in detail through reference to the figures for a practical example of the present invention.

* Translator's note: The superscript in " 10^5 " is illegible in the original.

Figure 1 is a block diagram of the structure of a practical example of the present invention. A microprocessor is connected via a bus to a nonvolatile, electrically erasable programmable read-only memory (EEPROM) 2 and a random access memory (RAM) 3). As shown in Figure 2, before information is written to the memory 2, the microprocessor 1 writes to a specific address (03FF) of the memory 2 the number of writes up to the present time, and the information is only written after it has been confirmed that this number is within the secured number of writes based on the flow chart in Figure 3.

In Figure 3, N is the secured number of writes, and COUNT is the number of times information has been written to the memory 2 up to the present time. The processor 1 reads the number of writes (COUNT) by means of a write enable signal WE to the memory 2 before writing data to the memory 2. When the secured number of writes N is not exceeded, 1 is added to the value of COUNT, and the data is written to the memory 2. When N is exceeded, the data that was to be written to the memory 2 is diverted to an external storage device, such as a floppy disk, and the operator is told to replace the memory 2.

As shown in Figure 4, the nonvolatile memory 2 can also be checked by means of an LRC (Logitudinal Redundancy Check), which is a known method, by providing an area for this LRC.

As above, reliability of a nonvolatile memory during its use can be easily ensured by utilizing the nonvolatility of the memory itself and providing a function for ensuring that the memory will be used within the secured number of writes.

As described above, the present invention involves storing the number of writes to a specific address of an electrically erasable and writable nonvolatile memory, which ensures that the memory will be used within the secured number of writes, and allows the reliability of the memory during its use to be ensured by an extremely simple method.

4. Brief Description of the Figures

Figure 1 is a block diagram of a practical example of the present invention. Figure 2 is a diagram of the memory area of a nonvolatile memory. Figure 3 is a flow chart of the control during writing to a nonvolatile memory. Figure 4 is an example of the use of a specific address of a nonvolatile memory in an LRC.

Figure 1

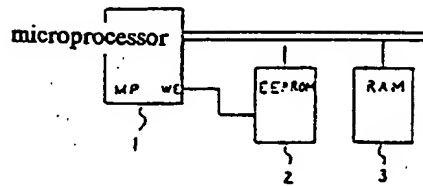


Figure 2

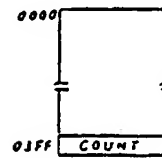
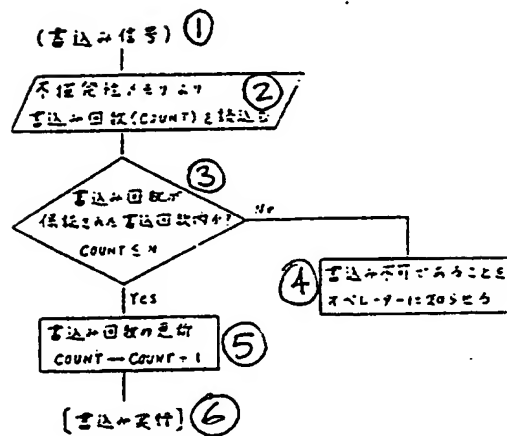


Figure 3



Key: 1: (Write signal), 2: Read number of writes (COUNT) from nonvolatile memory, 3: Is number of writes within secured number of writes? $COUNT \leq N$, 4: Notify operator that writing is impossible, 5: Renew number of writes, $COUNT = COUNT + 1$, 6: (Write execute)

Figure 4

